(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-194726

(43)公開日 平成8年(1996)7月30日

(51) Int.Cl.⁶

識別記号 庁内整理番号 FΙ

技術表示箇所

G06F 17/50

G06F 15/60

662 A

審査請求 未請求 請求項の数44 〇L (全 28 頁)

(21)出願番号

特願平7-274440

(22)出願日

平成7年(1995)10月23日

(31) 優先権主張番号 特願平6-280774

(32)優先日

平6(1994)11月15日

(33)優先権主張国

日本(JP)

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番

1号

(72)発明者 後藤 一成

神奈川県横浜市港北区新横浜二丁目15番16

株式会社富士通コンピュータテクノロジ

(74)代理人 弁理士 遠山 勉 (外1名)

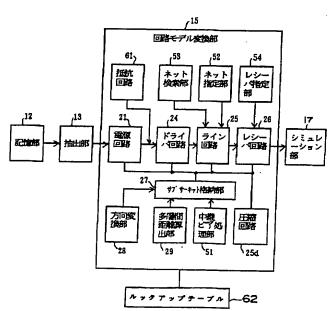
(54) 【発明の名称】 回路シミュレーションモデル抽出方法及び装置

(57) 【要約】

【課題】回路モデルの作成工数を低減する。

【解決手段】記憶部12が論理回路を構成する複数の論 理機能要素を表す論理情報とプリント回路基板上の前記 複数の論理機能要素に対応する複数の部品の配線情報と を記憶し、抽出部13は前記記憶部に記憶された論理情 報及び配線情報から回路シミュレーションを実行すべき 論理情報及び配線情報を抽出し、回路モデル変換部15 が前記抽出部により抽出された論理情報及び配線情報を 前記回路シミュレーションを実行するために適した回路 モデルに変換し、シミュレーション部17が前記回路モ デル変換部により変換された回路モデルにより前記回路 シミュレーションを実行し前記抽出部により抽出された 論理情報及び配線情報に対応する前記複数の部品間での 電気的な特性を把握する。

本発明の回路シミュレーションモデル抽出技置を示す図



,

【特許請求の範囲】

【請求項1】 論理回路を構成する複数の論理機能要素を表す論理情報とプリント回路基板上の前記複数の論理機能要素に対応する複数の部品の配線情報とを記憶する記憶部と、

前記記憶部に記憶された論理情報及び配線情報から回路 シミュレーションを実行すべき論理情報及び配線情報を 抽出する抽出部と、

前記抽出部により抽出された論理情報及び配線情報を前 記回路シミュレーションを実行するために適した回路モ デルに変換する回路モデル変換部と、

前記回路モデル変換部により変換された回路モデルにより前記回路シミュレーションを実行し前記抽出部により抽出された論理情報及び配線情報に対応する前記複数の部品間での電気的な特性を把握するシミュレーション部と、を備えた回路シミュレーションモデル抽出装置。

【請求項2】 前記記憶部は、電源からの信号によって 駆動されるドライバと信号を受信するレシーバとドライ バ及びレシーバ相互間を結ぶ配線を表すネットとを前記 配線情報として複数のプリント回路基板分だけ記憶し、 前記抽出部は、前記記憶部に記憶された複数のプリント 回路基板分の配線情報から前記回路シミューレションを 実行すべきプリント回路基板の配線情報を抽出し、

前記回路モデル変換部は、前記電源に対応する電源サブサーキット、前記ドライバに対応するドライバサブサーキット、前記レシーバに対応するレシーバサブサーキット、前記ネットに対応するラインサブサーキットとのサブサーキットを回路シミュレーションデータとして格納するサブサーキット格納部と、

前記サブサーキット格納部から前記電源サブサーキット を読み出す電源回路と、

前記電源サブサーキットに接続され前記ドライバを前記 サブサーキット格納部に記憶された前記ドライバサブサ ーキットに変換するドライバ回路と、

前記ドライバサブサーキットに接続され前記ネットを前 記サブサーキット格納部に記憶された前記ラインサブサ ーキットに変換するライン回路と、

前記ラインサブサーキットに接続され前記レシーバを前 記サブサーキット格納部に記憶された前記レシーバサブ サーキットに変換するレシーバ回路とを備えた請求項1 に記載の回路シミュレーションモデル抽出装置。

【請求項3】 前記抽出部は、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記複数のネットを抽出し、

前記ライン回路は、前記抽出部により抽出された複数のネットの一部分が互いに近接する場合に前記複数のネットの一部分を1つのラインに変換し、前記複数のネットの残りの部分を複数のラインに変換する請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項4】 前記抽出部は、前記配線情報に複数のネ 50

ットが含まれる場合に前記配線情報から前記複数のネットを抽出し、

前記ライン回路は、前記抽出部により抽出された複数のネットの一部分が互いに直交する場合に前記複数のネットの一部分をキャパシタとして変換し、前記複数のネットの残りの部分を複数のラインに変換する請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項5】 前記抽出部は、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記複数のネットを抽出し、

前記回路モデル変換部は、前記複数のネットの各ネット 毎に前記配線情報を前記サブサーキットに変換する請求 項2に記載の回路シミュレーションモデル抽出装置。

【請求項6】 前記回路モデル変換部は、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を近接ネットとして検索する請求項3に記載の回路シミュレーションモデル抽出装置。

【請求項7】 前記回路モデル変換部は、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を直交 20 ネットとして検索する請求項4に記載の回路シミュレーションモデル抽出装置。

【請求項8】 前記回路モデル変換部は、さらに、前記配線情報に複数のネットが含まれる場合に前記複数ネットから前記回路シミュレーションを実行すべきネットを指定するネット指定部を備える請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項9】 前記ネット指定部によりネットが指定された場合にその指定されたネットに近接する近接ネットを検索するネット検索部を備える請求項8に記載の回路シミュレーションモデル抽出装置。

【請求項10】 前記ネット指定部によりネットが指定された場合にその指定ネットに直交する直交ネットを検索するネット検索部を備える請求項8に記載の回路シミュレーションモデル抽出装置。

【請求項11】 前記回路モデル変換部は、さらに、前記配線情報に複数のレシーバが含まれる場合に前記複数のレシーバから前記回路シミュレーションを実行すべきレシーバを指定するレシーバ指定部を備える請求項2に記載の回路シミュレーションモデル抽出装置。

の 【請求項12】 前記レシーバ指定部によりレシーバが 指定された場合にその指定レシーバに近接する近接ネットを検索するネット検索部を備える請求項11に記載の 回路シミュレーションモデル抽出装置。

【請求項13】 前記レシーバ指定部によりレシーバが 指定された場合にその指定レシーバに直交する直交ネットを検索するネット検索部を備える請求項11に記載の 回路シミュレーションモデル抽出装置。

【請求項14】 前記回路モデル変換部は、さらに、前 記配線情報に斜め配線が含まれ、かつ前記斜め配線と所 定の線とのなす角度が所定の角度以下である場合に前記

斜め配線を直交座標上の横方向に平行な配線に変換し前 記角度が所定の角度を越える場合に前記斜め配線を縦方 向に平行な配線に変換する方向変換部を備えた請求項2 に記載の回路シミュレーションモデル抽出装置。

【請求項15】 前記ライン回路は、前記配線情報に複数のネットが含まれ、かつ前記複数のネット相互間の距離が所定距離以下である場合に前記複数のネットを前記ラインサブサーキットに変換し前記複数のネットを前記ラインサブサーキットに変換しない請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項16】 前記ライン回路は、前記配線情報に複数のネットが含まれ前記複数のネットの一部分が互いに近接しかつ所定長を越える場合に前記複数のネットの一部分をラインサブサーキットに変換し前記複数のネットの一部分が所定長以下である場合には前記複数のネットの一部分をラインサブサーキットに変換しない請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項17】 前記回路モデル変換部は、前記プリント回路基板が多層構造のプリント回路基板である場合に自己の層の配線と他の層の配線との距離を算出し前記距離に応じて容量サブサーキットを作成する多層間距離算出部を備える請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項18】 前記回路モデル変換部は、前記プリント回路基板が多層構造のプリント回路基板である場合に自己の層の配線とその隣りの他の層の配線とを結ぶ中継ビアを容量サブサーキットに変換する中継ビア処理部を備える請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項19】 前記回路モデル変換部は、前記電源回路、前記ドライバ回路、前記ライン回路、前記レシーバ回路の中の1つの回路がその1つの回路に接続される他の回路と同一である場合に前記1つの回路及び前記他の回路を別の1つの回路に圧縮する圧縮回路を備える請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項20】 前記回路モデル変換部は、信号を入力するピンと前記ピンに接続される前記ネットと前記ネットに接続される前記ロシーバとが前記配線情報に含まれる場合に前記電源サブサーキットとピンサブサーキットとの間に抵抗サブサーキットを割り当てる抵抗回路を備えた請求項2に記載の回路シミュレーションモデル抽出装置。

【請求項21】 論理回路を構成する複数の論理機能要素を表す論理情報とプリント回路基板上の前記複数の論理機能要素に対応する複数の部品の配線情報とを記憶する記憶ステップと、

前記記憶ステップで記憶された論理情報及び配線情報から回路シミュレーションを実行すべき論理情報及び配線 情報を抽出する抽出ステップと、 前記抽出ステップで抽出された論理情報及び配線情報を 前記回路シミュレーションを実行するために適した回路 モデルに変換する回路モデル変換ステップと、

前記回路モデル変換ステップで変換された回路モデルにより前記回路シミュレーションを実行し前記抽出ステップで抽出された論理情報及び配線情報に対応する前記複数の部品間での電気的な特性を把握するシミュレーションステップと、を備えた回路シミュレーションモデル抽出方法。

10 【請求項22】 前記記憶ステップは、電源からの信号によって駆動されるドライバと信号を受信するレシーバとドライバ及びレシーバ相互間を結ぶ配線を表すネットとを前記配線情報として複数のプリント回路基板分だけ記憶し、

前記抽出ステップは、前記記憶ステップで記憶された複数のプリント回路基板分の配線情報から前記回路シミューレションを実行すべきプリント回路基板の配線情報を抽出し、

前記回路モデル変換ステップは、前記電源に対応する電 20 源サブサーキット、前記ドライバに対応するドライバサブサーキット、前記レシーバに対応するレシーバサブサーキット、前記ネットに対応するラインサブサーキットとのサブサーキットを回路シミュレーションデータとして格納するサブサーキット格納ステップと、

電源回路により前記サブサーキット格納ステップにおいて記憶された前記電源サブサーキットを読み出す電源ステップと、

ドライバ回路により前記ドライバを前記サブサーキット 格納ステップにおいて記憶された前記ドライバサブサー キットに変換するドライバステップと、

ライン回路により前記ネットを前記サブサーキット格納 ステップにおいて記憶された前記ラインサブサーキット に変換するラインステップと、

レシーバ回路により前記レシーバを前記サブサーキット 格納ステップにおいて記憶された前記レシーバサブサー キットに変換するレシーバステップとを備えた請求項2 1に記載の回路シミュレーションモデル抽出方法。

【請求項23】 前記抽出ステップは、前記配線情報に 複数のネットが含まれる場合に前記配線情報から前記複 数のネットを抽出し、

前記ラインステップは、前記抽出ステップで抽出された 複数のネットの一部分が互いに近接する場合に前記複数 のネットの一部分を1つのラインに変換し、前記複数の ネットの残りの部分を複数のラインに変換する請求項2 2に記載の回路シミュレーションモデル抽出方法。

【請求項24】 前記抽出ステップは、前記配線情報に 複数のネットが含まれる場合に前記配線情報から前記複 数のネットを抽出し、

前記ラインステップは、前記抽出ステップで抽出された 50 複数のネットの一部分が互いに直交する場合に前記複数

20

5

のネットの一部分をキャパシタとして変換し、前記複数 のネットの残りの部分を複数のラインに変換する請求項 2 2 に記載の回路シミュレーションモデル抽出方法。

【請求項25】 前記抽出ステップは、前記配線情報に 複数のネットが含まれる場合に前記配線情報から前記複 数のネットを抽出し、

前記回路モデル変換ステップは、前記複数のネットの各ネット毎に前記配線情報を前記サブサーキットに変換する請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項26】 前記回路モデル変換ステップは、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を近接ネットとして検索する請求項23に記載の回路シミュレーションモデル抽出方法。

【請求項27】 前記回路モデル変換ステップは、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を直交ネットとして検索する請求項24に記載の回路シミュレーションモデル抽出方法。

【請求項28】 前記回路モデル変換ステップは、さらに、前記配線情報に複数のネットが含まれる場合に前記複数ネットから前記回路シミュレーションを実行すべきネットを指定するネット指定ステップを備える請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項29】 前記ネット指定ステップでネットが指定された場合にその指定されたネットに近接する近接ネットを検索するネット検索ステップを備える請求項28に記載の回路シミュレーションモデル抽出方法。

【請求項30】 前記ネット指定ステップでネットが指定された場合にその指定ネットに直交する直交ネットを検索するネット検索ステップを備える請求項28に記載 30の回路シミュレーションモデル抽出方法。

【請求項31】 前記回路モデル変換ステップは、さらに、前記配線情報に複数のレシーバが含まれる場合に前記複数のレシーバから前記回路シミュレーションを実行すべきレシーバを指定するレシーバ指定ステップを備える請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項32】 前記レシーバ指定ステップでレシーバが指定された場合にその指定レシーバに近接する近接ネットを検索するネット検索ステップを備える請求項31に記載の回路シミュレーションモデル抽出方法。

【請求項33】 前記レシーバ指定ステップによりレシーバが指定された場合にその指定レシーバに直交する直交ネットを検索するネット検索ステップを備える請求項31に記載の回路シミュレーションモデル抽出方法。

【請求項34】 前記回路モデル変換ステップは、さらに、前記配線情報に斜め配線が含まれ、かつ前記斜め配線と所定の線とのなす角度が所定の角度以下である場合に前記斜め配線を直交座標上の横方向に平行な配線に変換し前記角度が所定の角度を越える場合に前記斜め配線 50

を縦方向に平行な配線に変換する方向変換ステップを備えた請求項22に記載の回路シミュレーションモデル抽出方法。

6

【請求項35】 前記ラインステップは、前記配線情報に複数のネットが含まれ、かつ前記複数のネット相互間の距離が所定距離以下である場合に前記複数のネットを前記ラインサブサーキットに変換し前記複数のネットを前記ラインサブサーキットに変換しない請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項36】 前記ラインステップは、前記配線情報に複数のネットが含まれ前記複数のネットの一部分が互いに近接しかつ所定長を越える場合に前記複数のネットの一部分をラインサブサーキットに変換し前記複数のネットの一部分が所定長以下である場合には前記複数のネットの一部分をラインサブサーキットに変換しない請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項37】 前記回路モデル変換ステップは、前記プリント回路基板が多層構造のプリント回路基板である場合に自己の層の配線と他の層の配線との距離を算出し前記距離に応じて容量サブサーキットを作成する多層間距離算出ステップを備える請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項38】 前記回路モデル変換ステップは、前記プリント回路基板が多層構造のプリント回路基板である場合に自己の層の配線とその隣りの他の層の配線とを結ぶ中継ビアを容量サブサーキットに変換する中継ビア処理ステップを備える請求項22に記載の回路シミュレーションモデル抽出方法。

0 【請求項39】 前記回路モデル変換ステップは、前記電源回路、前記ドライバ回路、前記ライン回路、前記レシーバ回路の中の1つの回路がその1つの回路に接続される他の回路と同一である場合に前記1つの回路及び前記他の回路を別の1つの回路に圧縮する圧縮ステップを備える請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項40】 前記回路モデル変換ステップは、信号を入力するピンと前記ピンに接続される前記ネットと前 記ネットに接続される前記レシーバとが配線情報に含まれる場合に前記電源サブサーキットとピンサブサーキットとの間に抵抗サブサーキットを割り当てる抵抗発生ステップを備えた請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項41】 前記複数のプリント回路基板の各々の配線情報に対応する電気的パラメータを格納するルックアップテーブルを備え、

前記回路モデル変換部は、前記ルックアップテーブルから前記回路シミュレーションを実行すべきプリント回路 基板の配線情報に対応する電気的パラメータを読み出し て、前記電気的パラメータを前記配線情報に付加する請 求項2に記載の回路シミュレーションモデル抽出装置。 【請求項42】 前記配線情報に1つの着目ネットと1 以上の影響ネットとが含まれ、前記1つの着目ネットが 1以上の影響ネットに近接、直交の少なくとも一方の状態にある場合に、前記回路モデル変換部は、前記1以上の影響ネットの各々の影響ネット毎に前記1つの着目ネットと前記各々の影響ネットとの間の個別回路モデルを作成し、

前記シミュレーション部は、各々の影響ネット毎に前記 回路モデル変換部により作成された個別回路モデルによ 10 り前記回路シミュレーションを実行して個別クロストー クノイズを測定し前記各々の影響ネット毎に測定された 個別クロストークノイズを合計することにより前記1つ の着目ネットが前記1以上の影響ネットから受けるクロ ストークノイズを算出する請求項2に記載の回路シミュ レーションモデル抽出装置。

【請求項43】 前記複数のプリント回路基板の各々の配線情報に対応する電気的パラメータを格納するルックアップテーブルを作成する作成ステップを備え、

前記回路モデル変換ステップは、前記作成ステップで作成されたルックアップテーブルから前記回路シミュレーションを実行すべきプリント回路基板の配線情報に対応する電気的パラメータを読み出して、前記電気的パラメータを前記配線情報に付加する請求項22に記載の回路シミュレーションモデル抽出方法。

【請求項44】 前記配線情報に1つの着目ネットと1以上の影響ネットとが含まれ、前記1つの着目ネットが1以上の影響ネットに近接、直交の少なくとも一方の状態にある場合に、前記回路モデル変換ステップは、前記1以上の影響ネットの各々の影響ネット毎に前記1つの着目ネットと前記各々の影響ネットとの間の個別回路モデルを作成し、

前記シミュレーションステップは、各々の影響ネット毎に前記回路モデル変換ステップにより作成された個別回路モデルにより前記回路シミュレーションを実行して個別クロストークノイズを測定し前記各々の影響ネット毎に測定された個別クロストークノイズを合計することにより前記1つの着目ネットが前記1以上の影響ネットから受けるクロストークノイズを算出する請求項22に記載の回路シミュレーションモデル抽出方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は回路シミュレーションモデル抽出方法及び装置に関し、特に、コンピュータ支援設計(以下、CADと称する。)により設計されたプリント回路基板の回路シミュレーションモデル抽出方法及び装置に関する。

[0002]

【従来の技術】従来、基板設計装置はCADによりプリント回路基板を設計する場合に、論理回路の設計を行

い、論理回路に対応する各部品の実装設計を行っていた。例えば、まず、前記基板設計装置は、論理設計としてデータベースに記憶された論理機能要素を表す論理情報に基いて論理回路入力処理を行うことにより論理回路図面を作成する。

【0003】次に、前記基板設計装置は、実装設計として、プリント回路基板の形状を決定し、データベースに記憶された部品の物理的な情報を用いて各部品の割り付け処理を行う。そして、前記基板設計装置は、部品の物理的な情報とプリント回路基板の形状情報とを用いて各部品の配置処理を行うことにより部品配置図を作成する。

【0004】さらに、前記基板設計装置は、部品の物理的な情報とプリント回路基板の形状状情報とを用いて配線パターン作成処理を行うことにより配線パターン図を作成する。次に、前記基板設計装置は、信号のディレイタイムやノイズを解析して、プリント回路基板が正常であるか否かを判定していた。

[0005]

2 【発明が解決しようとする課題】しかしながら、近年、情報処理計算機(以下、計算機と称する。)の性能が向上し、大規模集積回路(LSI)の巨大化に伴ってプリント回路基板を搭載した計算機は高速処理を行うようになってきた。このため、プリント回路基板のレベルの配線により信号のタイミング誤差や小さなノイズなどが高速処理の障害となっていた。従って、配線状況から電気的な情報(転送波形の形状、ACノイズデータ、遅延時間情報)を正確に把握する必要があった。

【0006】前記電気的な情報を得るためには計算機を の製造する前に回路シミュレーションが実行される。この 場合、作成者はこの回路シミュレーションを行うために 実際の配線状況を正確に表した回路モデルを作成してい た。このため、回路モデルの作成にかなりの時間がかか った。さらに、回路モデルの作成にはミスなどが発生し やすいため、プリント回路基板の品質が低下する。

【0007】さらに、配線の高密度化により情報量が増大したため、人手による回路モデルの作成には限界があった。本発明の目的は回路モデルの作成工数を低減し、かつ作成ミスを低減することのできる回路シミュレーションモデル抽出方法及び装置を提供することにある。

[0008]

【課題を解決するための手段】本発明は、前記課題を解 決するため、以下の手段を採用した。

〈本発明の要旨〉本発明の回路シミュレーションモデル抽出装置は図1に示したように、論理回路を構成する複数の論理機能要素を表す論理情報とプリント回路基板上の前記複数の論理機能要素に対応する複数の部品の配線情報とを記憶する記憶部と、前記記憶部に記憶された論理情報及び配線情報から回路シミュレーションを実行すべき論理情報及び配線情報を抽出する抽出部と、前記抽

出部により抽出された論理情報及び配線情報を前記回路 シミュレーションを実行するために適した回路モデルに変換する回路モデル変換部と、前記回路モデル変換部により変換された回路モデルにより前記回路シミュレーションを実行し前記抽出部により抽出された論理情報及び配線情報に対応する前記複数の部品間での電気的な特性を把握するシミュレーション部とを備えた(請求項1に対応)。

【0009】要は配線情報に基づき自動的に回路モデルを作成し作成者の作成時間を削減したものである。前記記憶部は、例えば磁気ディスク、光磁気ディスクなどである。前記抽出部及び回路モデル変換部は、例えば中央処理装置がメモリに記憶されたプログラムを実行することで実現される機能、すなわち、ソフトウェアである。

【0010】本発明は以下の付加的構成要素を付加して も成立する。その付加的構成要素とは、前記記憶部は、 電源からの信号によって駆動されるドライバと信号を受 信するレシーバとドライバ及びレシーバ相互間を結ぶ配 線を表すネットとを前記配線情報として複数のプリント 回路基板分だけ記憶する。前記抽出部は、前記記憶部に 記憶された複数のプリント回路基板分の配線情報から前 記回路シミューレションを実行すべきプリント回路基板 の配線情報を抽出する。前記回路モデル変換部は、前記 電源に対応する電源サブサーキット、前記ドライバに対 応するドライバサブサーキット、前記レシーバに対応す るレシーバサブサーキット、前記ネットに対応するライ ンサブサーキットとのサブサーキットを回路シミュレー ションデータとして格納するサブサーキット格納部と、 前記サブサーキット格納部から前記電源サブサーキット を読み出す電源回路と、前記電源サブサーキットに接続 30 され前記ドライバを前記サブサーキット格納部に記憶さ れた前記ドライバサブサーキットに変換するドライバ回 路と、前記ドライバサブサーキットに接続され前記ネッ トを前記サブサーキット格納部に記憶された前記ライン サブサーキットに変換するライン回路と、前記ラインサ ブサーキットに接続され前記レシーバを前記サブサーキ ット格納部に記憶された前記レシーバサブサーキットに 変換するレシーバ回路とを備える (請求項2に対応)。

【0011】また、前記抽出部は、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記複数のネットを抽出する。前記ライン回路は、前記抽出部により抽出された複数のネットの一部分が互いに近接する場合に前記複数のネットの一部分を1つのラインに変換し、前記複数のネットの残りの部分を複数のラインに変換する(請求項3に対応)。

【0012】また、前記抽出部は、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記複数のネットを抽出する。前記ライン回路は、前記抽出部により抽出された複数のネットの一部分が互いに直交する場合に前記複数のネットの一部分をキャパシタとして変換50

し、前記複数のネットの残りの部分を複数のラインに変換する (請求項4に対応)。

【0013】また、前記抽出部は、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記複数のネットを抽出し、前記回路モデル変換部は、前記複数のネットの各ネット毎に前記配線情報を前記サブサーキットに変換する(請求項5に対応)。

【0014】また、前記回路モデル変換部は、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を近接ネットとして検索する(請求項6に対応)。また、前記回路モデル変換部は、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を直交ネットとして検索する(請求項7に対応)。

【0015】また、前記回路モデル変換部は、さらに、前記配線情報に複数のネットが含まれる場合に前記複数ネットから前記回路シミュレーションを実行すべきネットを指定するネット指定部を備える(請求項8に対応)。

【0016】また、前記ネット指定部によりネットが指定された場合にその指定されたネットに近接する近接ネットを検索するネット検索部を備える(請求項9に対応)。また、前記ネット指定部によりネットが指定された場合にその指定ネットに直交する直交ネットを検索するネット検索部を備える(請求項10に対応)。

【0017】また、前記回路モデル変換部は、さらに、前記配線情報に複数のレシーバが含まれる場合に前記複数のレシーバから前記回路シミュレーションを実行すべきレシーバを指定するレシーバ指定部を備える(請求項11に対応)。

70 【0018】また、前記レシーバ指定部によりレシーバが指定された場合にその指定レシーバに近接する近接ネットを検索するネット検索部を備える(請求項12に対応)。

【0019】また、前記レシーバ指定部によりレシーバが指定された場合にその指定レシーバに直交する直交ネットを検索するネット検索部を備える(請求項13に対応)。

【0020】また、前記回路モデル変換部は、さらに、前記配線情報に斜め配線が含まれ、かつ前記斜め配線と 所定の線とのなす角度が所定の角度以下である場合に前 記斜め配線を直交座標上の横方向に平行な配線に変換し 前記角度が所定の角度を越える場合に前記斜め配線を縦 方向に平行な配線に変換する方向変換部を備えた(請求 項14に対応)。

【0021】また、前記ライン回路は、前記配線情報に複数のネットが含まれ、かつ前記複数のネット相互間の距離が所定距離以下である場合に前記複数のネットを前記ラインサブサーキットに変換し前記複数のネットを間の距離が所定距離を越える場合に前記複数のネットを前記ラインサブサーキットに変換しない(請求項15に

対応)。

【0022】また、前記ライン回路は、前記配線情報に 複数のネットが含まれ前記複数のネットの一部分が互い に近接しかつ所定長を越える場合に前記複数のネットの 一部分をラインサブサーキットに変換し前記複数のネッ トの一部分が所定長以下である場合には前記複数のネッ トの一部分をラインサブサーキットに変換しない(請求 項16に対応)。

【0023】また、前記回路モデル変換部は、前記プリ ント回路基板が多層構造のプリント回路基板である場合 に自己の層の配線と他の層の配線との距離を算出し前記 距離に応じて容量サブサーキットを作成する多層間距離 算出部を備える(請求項17に対応)。

【0024】また、前記回路モデル変換部は、前記プリ ント回路基板が多層構造のプリント回路基板である場合 に自己の層の配線とその隣りの他の層の配線とを結ぶ中 継ビアを容量サブサーキットに変換する中継ビア処理部 を備える(請求項18に対応)。

【0025】また、前記回路モデル変換部は、前記電源 回路、前記ドライバ回路、前記ライン回路、前記レシー バ回路の中の1つの回路がその1つの回路に接続される 他の回路と同一である場合に前記1つの回路及び前記他 の回路を別の1つの回路に圧縮する圧縮回路を備える (請求項19に対応)。

【0026】また、前記回路モデル変換部は、信号を入 力するピンと前記ピンに接続される前記ネットと前記ネ ットに接続される前記レシーバとが前記配線情報に含ま れる場合に前記電源サブサーキットとピンサブサーキッ トとの間に抵抗サブサーキットを割り当てる抵抗回路を 備えた(請求項20に対応)。

【0027】また、前記複数のプリント回路基板の各々 の配線情報に対応する電気的パラメータを格納するルッ クアップテーブルを備える。前記回路モデル変換部は、 前記ルックアップテーブルから前記回路シミュレーショ ンを実行すべきプリント回路基板の配線情報に対応する 電気的パラメータを読み出して、前記電気的パラメータ を前記配線情報に付加する(請求項41に対応)。

【0028】また、前記配線情報に1つの着目ネットと 1以上の影響ネットとが含まれ、前記1つの着目ネット が1以上の影響ネットに近接、直交の少なくとも一方の 状態にある場合に、前記回路モデル変換部は、前記1以 上の影響ネットの各々の影響ネット毎に前記1つの着目 ネットと前記各々の影響ネットとの間の個別回路モデル を作成する。

【0029】前記シミュレーション部は、各々の影響ネ ット毎に前記回路モデル変換部により作成された個別回 路モデルにより前記回路シミュレーションを実行して個 別クロストークノイズを測定し前記各々の影響ネット毎 に測定された個別クロストークノイズを合計することに

12

ら受けるクロストークノイズを算出する(請求項42に 対応)。

【0030】<本発明の方法>次に、本発明の回路シミ ュレーションモデル抽出方法は図2に示したように、論 理回路を構成する複数の論理機能要素を表す論理情報と プリント回路基板上の前記複数の論理機能要素に対応す る複数の部品の配線情報とを記憶する記憶ステップと、 前記記憶ステップで記憶された論理情報及び配線情報か ら回路シミュレーションを実行すべき論理情報及び配線 情報を抽出する抽出ステップと、前記抽出部で抽出され た論理情報及び配線情報を前記回路シミュレーションを 実行するために適した回路モデルに変換する回路モデル 変換ステップと、前記回路モデル変換ステップで変換さ れた回路モデルにより前記回路シミュレーションを実行 し前記抽出部で抽出された論理情報及び配線情報に対応 する前記複数の部品間での電気的な特性を把握するシミ ュレーションステップと、を備えた(請求項21に対 応)。

【0031】本発明は以下の付加的工程を含んでも成立 する。その付加的工程とは、前記記憶ステップは、電源 からの信号によって駆動されるドライバと信号を受信す るレシーバとドライバ及びレシーバ相互間を結ぶ配線を 表すネットとを前記配線情報として複数のプリント回路 基板分だけ記憶し、前記抽出ステップは、前記記憶ステ ップで記憶された複数のプリント回路基板分の配線情報 から前記回路シミューレションを実行すべきプリント回 路基板の配線情報を抽出する。

【0032】前記回路モデル変換ステップは、前記電源 に対応する電源サブサーキット、前記ドライバに対応す るドライバサブサーキット、前記レシーバに対応するレ シーバサブサーキット、前記ネットに対応するラインサ ブサーキットとのサブサーキットを回路シミュレーショ ンデータとして格納するサブサーキット格納ステップ と、電源回路により前記サブサーキット格納ステップに おいて記憶された前記電源サブサーキットを読み出す電 源ステップと、ドライバ回路により前記ドライバを前記 サブサーキット格納ステップにおいて記憶された前記ド ライバサブサーキットに変換するドライバステップと、 ライン回路により前記ネットを前記サブサーキット格納 ステップにおいて記憶された前記ラインサブサーキット に変換するラインステップと、レシーバ回路により前記 レシーバを前記サブサーキット格納ステップにおいて記 憶された前記レシーバサブサーキットに変換するレシー バステップとを備えた(請求項22に対応)。

【0033】また、前記抽出ステップは、前記配線情報 に複数のネットが含まれる場合に前記配線情報から前記 複数のネットを抽出し、前記ラインステップは、前記抽 出ステップで抽出された複数のネットの一部分が互いに 近接する場合に前記複数のネットの一部分を1つのライ より前記1つの着目ネットが前記1以上の影響ネットか 50 ンに変換し、前記複数のネットの残りの部分を複数のラ

インに変換する(請求項23に対応)。

【0034】また、前記抽出ステップは、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記複数のネットを抽出し、前記ラインステップは、前記抽出ステップで抽出された複数のネットの一部分が互いに直交する場合に前記複数のネットの一部分をキャパシタとして変換し、前記複数のネットの残りの部分を複数のラインに変換する(請求項24に対応)。

【0035】また、前記抽出ステップは、前記配線情報に複数のネットが含まれる場合に前記配線情報から前記 10 複数のネットを抽出し、前記回路モデル変換ステップは、前記複数のネットの各ネット毎に前記配線情報を前記サブサーキットに変換する(請求項25に対応)。

【0036】また、前記回路モデル変換ステップは、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を近接ネットとして検索する(請求項26に対応)。また、前記回路モデル変換ステップは、前記配線情報に基づき各ネット毎に前記複数のネットの一部分を直交ネットとして検索する(請求項27に対応)。

【0037】また、前記回路モデル変換ステップは、さらに、前記配線情報に複数のネットが含まれる場合に前記複数ネットから前記回路シミュレーションを実行すべきネットを指定するネット指定ステップを備える(請求項28に対応)。

【0038】また、前記ネット指定ステップでネットが 指定された場合にその指定されたネットに近接する近接 ネットを検索するネット検索ステップを備える(請求項 29に対応)。

【0039】また、前記ネット指定ステップでネットが 指定された場合に、その指定ネットに直交する直交ネットを検索するネット検索ステップを備える(請求項30 に対応)。

【0040】また、前記回路モデル変換ステップは、さらに、前記配線情報に複数のレシーバが含まれる場合に前記複数のレシーバから前記回路シミュレーションを実行すべきレシーバを指定するレシーバ指定ステップを備える(請求項31に対応)。

【0041】また、前記レシーバ指定ステップでレシーバが指定された場合にその指定レシーバに近接する近接ネットを検索するネット検索ステップを備える(請求項 4032に対応)。

【0042】また、前記レシーバ指定ステップによりレシーバが指定された場合にその指定レシーバに直交する 直交ネットを検索するネット検索ステップを備える(請求項33に対応)。

【0043】また、前記回路モデル変換ステップは、さらに、前記配線情報に斜め配線が含まれ、かつ前記斜め配線と所定の線とのなす角度が所定の角度以下である場合に前記斜め配線を直交座標上の横方向に平行な配線に変換し前記角度が所定の角度を越える場合に前記斜め配 50

線を縦方向に平行な配線に変換する方向変換ステップを 備えた (請求項34に対応)。

【0044】また、前記ラインステップは、前記配線情報に複数のネットが含まれ、かつ前記複数のネット相互間の距離が所定距離以下である場合に前記複数のネットを前記ラインサブサーキットに変換し前記複数のネットを前記ラインサブサーキットに変換しない(請求項35に対応)。

【0045】また、前記ラインステップは、前記配線情報に複数のネットが含まれ前記複数のネットの一部分が互いに近接しかつ所定長を越える場合に前記複数のネットの一部分をラインサブサーキットに変換し前記複数のネットの一部分をラインサブサーキットに変換しない(請求項36に対応)。

【0046】また、前記回路モデル変換ステップは、前記プリント回路基板が多層構造のプリント回路基板である場合に自己の層の配線と他の層の配線との距離を算出し前記距離に応じて容量サブサーキットを作成する多層間距離算出ステップを備える(請求項37に対応)。

【0047】また、前記回路モデル変換ステップは、前記プリント回路基板が多層構造のプリント回路基板である場合に自己の層の配線とその隣りの他の層の配線とを結ぶ中継ビアを容量サブサーキットに変換する中継ビア処理ステップを備える(請求項38に対応)。

【0048】また、前記回路モデル変換ステップは、前記電源回路、前記ドライバ回路、前記ライン回路、前記レシーバ回路の中の1つの回路がその1つの回路に接続される他の回路と同一である場合に前記1つの回路及び前記他の回路を別の1つの回路に圧縮する圧縮ステップを備える(請求項39に対応)。

【0049】また、前記回路モデル変換ステップは、信号を入力するピンと前記ピンに接続される前記ネットと前記ネットに接続される前記レシーバとが配線情報に含まれる場合に前記電源サブサーキットとピンサブサーキットとの間に抵抗サブサーキットを割り当てる抵抗発生ステップを備えた(請求項40に対応)。

【0050】また、前記複数のプリント回路基板の各々の配線情報に対応する電気的パラメータを格納するルックアップテーブルを作成する作成ステップを備える。前記回路モデル変換ステップは、前記作成ステップで作成されたルックアップテーブルから前記回路シミュレーションを実行すべきプリント回路基板の配線情報に対応する電気的パラメータを読み出して、前記電気的パラメータを前記配線情報に付加する(請求項43に対応)。

【0051】また、前記配線情報に1つの着目ネットと 1以上の影響ネットとが含まれ、前記1つの着目ネット が1以上の影響ネットに近接、直交の少なくとも一方の 状態にある場合に、前記回路モデル変換ステップは、前 記1以上の影響ネットの各々の影響ネット毎に前記1つ の着目ネットと前記各々の影響ネットとの間の個別回路 モデルを作成する。

【0052】前記シミュレーションステップは、各々の 影響ネット毎に前記回路モデル変換ステップにより作成 された個別回路モデルにより前記回路シミュレーション を実行して個別クロストークノイズを測定し前記各々の 影響ネット毎に測定された個別クロストークノイズを合 計することにより前記1つの着目ネットが前記1以上の 影響ネットから受けるクロストークノイズを算出する (請求項44に対応)。本発明によれば、まず、抽出ステップは、記憶された論理情報と配線情報の中から回路

(請求項44に対応)。本発明によれば、まず、抽出ステップは、記憶された論理情報と配線情報の中から回路シミュレーションを実行すべき論理情報とこの論理情報に対応する前記配線情報とを抽出する。

【0053】そして、回路モデル変換ステップは、抽出された論理情報と配線情報とを回路シミュレーションを実行するために適した回路モデルに変換し、さらに、シミュレーションステップは、変換された回路モデルにより回路シミュレーションを実行し抽出された論理情報及び配線情報に対応する複数の部品間での電気的な特性を把握する。

【0054】すなわち、回路モデルが自動的に作成されるので、作成工数を低減でき、かつ作成ミスを低減することができる。また、配線情報が回路モデルに変換される際に、電源回路により電源サブサーキットが作成され、ドライバ回路によりドライバがドライバサブサーキットに変換され、ライン回路によりネットがラインサブサーキットに変換され、レシーバ回路によりレシーバがレシーバサブサーキットに変換される。従って、電源からの信号によって回路シミューレーションを実行することでドライバとレーシバ間の電気的な特性が測定できる。

【0055】また、ラインステップは、抽出された複数のネットの一部分が互いに近接する場合にはその複数のネットの一部分を1つのラインに変換する。また、ラインステップは、抽出された複数のネットの一部分が互いに直交する場合に複数のネットの一部分をキャパシタに変換する。すなわち、実際の配線に合った回路モデルが作成されることから、正確な電気的な特性が測定できる。

【0056】さらに、前記配線情報に基づき各ネット毎に配線情報がサブサーキットに変換でき、配線情報に基づき各ネット毎に近接ネットを検索できる。回路モデル変換により、前記配線情報に基づき各ネット毎に直交ネットが検索でき、さらに、複数のネットから回路シミュレーションを実行すべきネットが指定できる。

【0057】さらに、前記ネットが指定された場合にその指定されたネットに近接する近接ネットが検索でき、前記ネットが指定された場合にその指定されたネットに直交する直交ネットが検索できる。

16 【0058】また、複数レシーバから回路シミュレーションを実行すべきレシーバが指定でき、その指定レシー

バに近接する近接ネットが検索できる。さらに、その指 定レシーバに直交する直交ネットを検索することもでき る。

【0059】さらに、斜め配線は所定の角度を基準として横方向の配線または縦方向の配線に変換されるので、配線が回路モデル化できる。また、ネット相互間の距離が所定距離を越える場合には回路モデル変換を実行し、近接部分が所定長以下である場合には前記回路モデル変換を行わないので、実際の配線を考慮した電気的特性が得られる。

【0060】さらに、多層間の距離が算出されその距離 に応じて容量サブサーキットが作成され、中継ビアは容 量サブサーキットに変換されるので、実際の配線を考慮 した電気的特性が得られる。

【0061】直前の回路が現回路と同一である場合にはこれら2つの回路は圧縮されるので、回路モデルを簡単化できる。入力するピンがネットを通してレシーバに接 20 続される場合には、抵抗回路は、電源サブサーキットとピンサブサーキットとの間に抵抗サブサーキットを割り当てるので、信号による発振が防止できる。

【0062】また、作成されたルックアップテーブルから前記回路シミュレーションを実行すべきプリント回路 基板の配線情報に対応する電気的パラメータが読み出され、前記電気的パラメータが前記配線情報に付加されるので、正確な回路シミュレーションが行える。

【0063】また、前記1以上の影響ネットの各々の影響ネット毎に前記1つの着目ネットと前記各々の影響ネットとの間の個別回路モデルが作成される。そして、各々の影響ネット毎に前記回路モデル変換ステップにより作成された個別回路モデルにより前記回路シミュレーションが実行されて、個別クロストークノイズが測定される。さらに、前記各々の影響ネット毎に測定された個別クロストークノイズが合計されることにより前記1つの着目ネットが前記1以上の影響ネットから受けるクロストークノイズが算出されるので、正確なノイズが測定できる。

[0064]

40 【発明の実施の形態】以下、本発明の実施の形態を図面 を参照して説明する。

<実施の形態1>図3は本発明の回路シミュレーションモデル抽出装置の実施の形態1に従った構成ブロック図である。回路シミュレーションモデル抽出装置は、論理情報データベース11、配線パターン情報データベース12、これら2つのデータベース11、12に接続される抽出部13、抽出部13に接続される配線データベース14、配線データベース14に接続される回路モデル変換部15を備える。

50 【0065】さらに、回路シミュレーションモデル抽出

装置は、前記回路モデル変換部15に接続される回路モデルデータベース16、回路モデルデータベース16に接続される回路シミュレーション部17、回路シミュレーション部17に接続される回路シミュレーションファイル18とを備える。

【0066】前記抽出部13及び前記回路モデル変換部15及びシミュレーション部17は、ソフトウェアであり、中央処理装置(図示せず)がメモリ(図示せず)に格納された処理プログラムを実行することによって実現される機能である。

【0067】前記論理情報データベース11は磁気ディスクなどであり、設計者が作成した論理情報を格納する。前記論理情報とは論理回路の複数の論理機能要素を表す論理機能情報(論理機能名)、各論理機能要素間を接続すべき論理接続情報を表すネット名などの情報である。

【0068】前記配線パターン情報データベース12は磁気ディスクなどであり、プリント回路基板に実装されるべき各部品の配置や形状や寸法などの実装の物理的な情報、配線ピッチ、配線経路、部品のピン位置、配線間の平行度、近接情報、直交情報などの配線情報を格納する。

【0069】前記抽出部13は論理情報データベース11に記憶された論理情報から回路シミューレーションを実行すべき論理機能要素を含む論理情報を抽出し、配線パターン情報データベース12に記憶された配線情報から前記論理情報に対応する配線や実装の物理的な情報や配線間の平行、直交情報を抽出する。

【0070】前記抽出される論理情報はあるプリント回路基板内のある回路シミュレーションを実行すべきドライバとレシーバである。前記配線データベース14は磁気ディスクなどであり、前記抽出部13により抽出された論理情報及び配線情報を格納する。

【0071】前記回路モデル変換部15は前記配線データベース14に格納された配線情報を前記回路シミュレーション部17が回路シミュレーションを実行するために適した回路モデルに変換する。ここで、回路モデルとは回路シミュレーションを実行するために適したサブサーキットを接続したものである。

【0072】前記回路モデルデータベース16は磁気ディスクなどであり、前記回路モデル変換部15により変換された回路モデルを格納する。前記回路シミュレーション部17は前記回路モデルデータベース16に格納された前記回路モデルに基づき回路シミュレーションを実行し、前記抽出された論理情報に対応する部品間の電気的な特性を把握する。電気的な特性、例えば、遅延時間、ノイズなどである。

【0073】前記回路シミュレーションファイル18は 磁気ディスクなどであり、前記回路シミュレーション部 17により実行された回路シミュレーションの結果を格 50 納する。

【0074】次に、このように構成された実施の形態1の回路シミュレーションモデル抽出装置によって実現される回路シミュレーションモデル抽出方法を図4を参照して説明する。まず、抽出部13は論理情報データベース11から回路シミューレーションを実行すべきドライバとこれに対応するレシーバとの論理情報を抽出する。抽出部13は配線パターン情報データベース12から抽出された論理情報に対応する配線情報を抽出する(ステップ101)。

【0075】配線データベース14は、抽出部13により抽出された論理情報及び配線情報を格納する(ステップ102)。回路モデル変換部15は配線データベース14に格納された配線情報を回路シミュレーションを実行するために適した回路モデルに変換する(ステップ103)。

【0076】回路モデルデータベース16は回路モデル変換部15により変換された回路モデルを格納する(ステップ104)。回路シミュレーション部17は回路モデルデータベース16に格納された前記回路モデルに基づき回路シミュレーションを実行し、抽出された論理情報に対応する部品間の電気的な特性を把握する(ステップ105)。電気的な特性は、例えば、遅延時間、ノイズなどである。

【0077】さらに、回路シミュレーションファイル18は回路シミュレーション部17により実行された回路シミュレーションの結果を格納する(ステップ106)。このように、回路シミュレーションモデル抽出装置は、論理情報及び配線情報に基づき自動的に回路モデルを作成するので、回路モデルの作成工数が大幅に低減し、かつ作成ミスを低減することができる。また、前記装置は、正確な回路モデルにより回路シミューレーションを行うので、対象の部品間の例えば、遅延時間、ノイ

【0078】次に、前記回路モデル変換部及び配線データベースの構成及び動作をさらに詳細に説明する。図5に回路モデル変換部15及び配線データベース14の構成ブロック図を示す。図5において、回路モデル変換部15には配線データベース14が接続される。配線データベース14はプリント回路基板31a、プリント回路基板31b、プリント回路基板31cの各々の配線情報を格納する。図6に単純な配線情報のプリント回路基板31aを示す。図8に近接したネットをもつ配線情報のプリント回路基板31cを示す。図10に直交したネットをもつ配線情報のプリント回路基板31cを示す。

ズを正確に測定できる。

【0079】前記回路モデル変換部15は各プリント回路基板31a~31cの配線情報を回路モデルに変換する。図6に示すプリント回路基板31aは図示しない電源からの信号によって駆動されるドライバ34aを有する第1のLSI32aと、信号を受信するレシーバ36

aを有する第2のLSI33aとを設ける。前記レシー バ36aはネット35aを通してドライバ34aに接続 されている。

【0080】図8に示すプリント回路基板31bはドラ イバ34a,34bを有する第1のLSI32bと、信 号を受信するレシーバ36a, 36bを有する第2のL SI33bとを設ける。前記レシーバ36aは配線を表 すネット35aを通してドライバ34aに接続されてい る。前記レシーバ36bはネット35bを通してドライ バ34 bに接続されている。なお、ネット35 a とネッ 10 ト35bとは所定のネット長L1だけ近接して配置され ている。

【0081】図10に示すプリント回路基板31cはド ライバ34a, 34bを有する第1のLSI32bと、 信号を受信するレシーバ36a, 36bを有する第2の LSI33bとを設ける。前記レシーバ36aはネット 35 dを通してドライバ34 bに接続され、これらは1 層目のプリント回路基板情報である。前記レシーバ36 bはネット35cを通してドライバ34aに接続され、 これらは2層目のプリント回路基板情報である。また、 1層目のネット35dと2層目のネット35cとはクロ スエリアCAにおいて互いに直交している。このため、 クロスエリアCAにおいて、1層目のプリント回路基板 と2層目のプリント回路基板との間で浮遊容量をもつ。 【0082】前記回路モデル変換部15は、図6に示す プリント回路基板31aの配線を図7に示す回路モデル に変換する。前記回路モデル変換部15は、図8に示す プリント回路基板31bの配線を図9に示す回路モデル に変換する。前記回路モデル変換部15は、図10に示 すプリント回路基板31cの配線を図11に示す回路モ 30 デルに変換する。

【0083】回路モデル変換部15は図5に示すように ドライバ34a, 34bを駆動するための電源回路2 1、前記電源回路21によって駆動されるドライバ回路 24、ドライバ回路24に接続されかつ前記LSI相互 間を接続するネット35a,35bを表すライン回路2 5、ライン回路25に接続されるレシーバ回路26、前 記各部が用いるための複数種類のサブサーキットを回路 シミュレーションデータとして格納するサブサーキット 格納部27とからなる。

【0084】前記サブサーキット格納部27はプリント 回路基板31a~31cの配線情報に対応する複数種類 のサブサーキットを格納している。前記電源回路21、 ドライバ回路24、ライン回路25、レシーバ回路26 とはサブサーキット格納部27に接続される。電源回路 21はLSI相互間の電気特性を測定するために信号を 出力するものである。

【0085】次に、このように構成された配線データベ 一ス14及び回路モデル変換部の動作を図12を参照し

ベース14からプリント回路基板31a~31cの中の 1つの基板の配線情報を読み出す (ステップ111)。 電源回路21はサブサーキット格納部27に格納された 電源サブサーキット41aを読み出す (ステップ11 2) 。

【0086】次に、回路モデル変換部15はドライバが 1つか2つかを判定する(ステップ113)。ここで、 ドライバが1つである場合には、図6に示すプリント回 路基板31aの配線情報が図7に示す回路モデルに変換 される。

【0087】前記ドライバ回路24は前記プリント回路 基板31aからのドライバ34aに対応するドライバサ ブサーキット44aをサブサーキット格納部27から読 み出して、そのドライバサブサーキット44aを前記電 源サブサーキット41aに接続する(ステップ11 4) .

【0088】前記ライン回路25は前記プリント回路基 板31aからのネット35aに対応するラインサブサー キット45aをサブサーキット格納部27から読み出 し、そのラインサブサーキット 45 a を前記ドライバサ 20 ブサーキット44aに接続する(ステップ115)。

【0089】前記レシーバ回路26は前記プリント回路 基板31aからのレシーバ36aに対応するレシーバサ ブサーキット46aをサブサーキット格納部27から読 み出して、そのレシーバサブサーキット46aをライン サブサーキット45aに接続する(ステップ116)。 【0090】これにより、図7に示すような回路モデル が作成できる。従って、回路モデルを用いて電源回路2 1から信号を供給することでドライバ34aとレシーバ

【0091】一方、ステップ113において、ドライバ が2つと判定された場合には、前記ドライバ回路24は 前記プリント回路基板31bからのドライバ34a,3 4 bに対応するドライバサブサーキット 4 4 a , 4 4 b をサブサーキット格納部27から読み出して、ドライバ サブサーキット44aを電源サブサーキット41aに接 続する(ステップ117)。図9及び図11に示す例で はドライバサブサーキット44a, 44bが作成され る。

36aとの間の電気的特性を測定できる。

40 【0092】前記ライン回路25は2つのネットが互い に近接しているか直交しているかを判定する(ステップ 118)。2つのネットが互いに近接している場合に は、図8に示すプリント回路基板31bの配線情報が図 9に示す回路モデルに変換される。

【0093】この場合、前記ライン回路25は前記プリ ント回路基板31aからのネット35aに対応してライ ンサブサーキット45a及び45cと、ネット35bに 対応してラインサブサーキット45b及び45dと、ネ ット35a,35bの近接部分に対応して1ラインサブ て説明する。まず、回路モデル変換部15は配線データ 50 サーキット47aをサブサーキット格納部27から読み

22

出す。

【0094】前記ライン回路25はラインサブサーキット45aをドライバサブサーキット44a及び1ラインサブサーキット4.7aに接続し、ラインサブサーキット45bをドライバサブサーキット44b及び1ラインサブサーキット47aに接続する。

【0095】前記ライン回路25はラインサブサーキット45c, 45dを1ラインサブサーキット47aに接続する(ステップ119)。前記レシーバ回路26は前記プリント回路基板31aからのレシーバ36a, 36bに対応するレシーバサブサーキット46a, 46bをサブサーキット格納部27から読み出して、レシーバサブサーキット46aをラインサブサーキット46bをラインサブサーキット45dに接続し、レシーバサブサーキット46bをラインサブサーキット45dに接続する(ステップ120)。

【0096】これにより、図9に示すような近接したネットをもつ回路モデルが作成できる。従って、回路モデルを用いて電源回路21から信号を供給することでネット同士が互いに近接されている場合にも2つのドライバ34a,34bとレシーバ36a,36bとの間の電気 20的特性を測定できる。

【0097】一方、ステップ118で、2つのネット同士が直交している場合には、前記ライン回路25は前記プリント回路基板31aからのネット35cに対応してラインサブサーキット45a及び45cと、ネット35dに対応してラインサブサーキット45b及び45dと、ネット35a,35bのクロスエリアCAに対応して容量サブサーキット48をサブサーキット格納部27から読み出す。

【0098】前記ライン回路25はラインサブサーキット45aをドライバサブサーキット44a及びラインサブサーキット45c及び容量サブサーキット48に接続する。前記ライン回路25はラインサブサーキット45bをドライバサブサーキット44b及びラインサブサーキット45d及びに容量サブサーキット48に接続する(ステップ121)。

【0099】さらに、前記レシーバ回路26は前記ステップ120の処理を行う。これにより、図11に示すような近接したネットをもつ回路モデルが作成できる。従って、回路モデルを用いて電源回路21から信号を供給することでネット同士が互いに直交されている場合にも2つのドライバ34a,34bとレシーバ36a,36bとの間の電気的特性を測定できる。

<実施の形態2>実施の形態2は配線が任意の角度をもつ斜め配線に対する配線処理と多層構造のプリント回路基板に対する回路モデル化を行うものである。図13にその構成を示す。図13に示すように回路モデル変換部15aは方向変換部28、多層間距離算出部29、方向変換部28及び多層間距離算出部29に接続されるサブサーキット格納部27a、電源回路21、ドライバ回路

24、ライン回路25、レシーバ回路26を備える。 【0100】前記方向変換部28は任意の角度をもつ斜

【0 1 0 0 】 削記方向変換部 2 8 は任意の角度をもつ斜め配線が所定の角度以下である場合に斜め配線を直交座標上の X 軸(横方向)に平行な配線に変換し、斜め配線が所定の角度を越える場合に斜め配線を Y 軸(縦方向)に平行な配線に変換する。

【0101】前記多層間距離算出部29は多層構造のプリント回路基板において自己の層の配線と他の層の配線との距離を算出して、その距離に応じて容量サブサーキットなどを作成する。サブサーキット格納部27aはその容量サブサーキットを格納する。

【0102】次に、このように構成された実施の形態2の動作を図面を参照して説明する。図14は実施の形態2の回路モデル変換部の動作を示すフローチャートである。まず、方向変換部28は斜め配線があるかどうかを判定する(ステップ201)。斜め配線がない場合にはステップ207に処理が進む。

【0103】斜め配線がある場合には、方向変換部28 は斜め配線とX軸とのなす角度が45度以下であるかど うかを判定する(ステップ202)。ここで、前記方向 変換部28は図15に示すように任意の斜め配線L2と X軸とのなす角度が45度以下である場合には、その配 線長△1を変えないでX軸に平行な配線L2~に変換す る(ステップ203)。

【0104】この場合に、Y座標値は(y2-y1)/2である。y1は配線L2の一端にある点a1の値であり、y2は配線L2の一端にある点b1の値である。そして、そのY座標値をサブサーキット格納部27aは格納する(ステップ204)。

30 【0105】一方、前記方向変換部28は図16に示すように任意の斜め配線L3とX軸とのなす角度が45度を越える場合には、その配線長△1を変えないでY軸に平行な配線L3´に変換する(ステップ205)。

【0106】この場合に、X座標値は(x2-x1)/2である。x1は配線L3の一端にある点a2の値であり、x2は配線L3の一端にある点b2の値である。前記サブサーキット格納部27aは前記方向変換部28によって変換されたX座標値を前記ライン回路25で用いるラインサブサーキットとして格納する(ステップ206)。

【0107】このように配線が斜め方向に行われた場合であっても、斜め配線情報を直交配線情報に変換するので、回路シミュレーションのための回路モデルを作成することができる。

【0108】次に、多層間距離算出部29はプリント回路基板が多層構造になっているかどうかを判定する(ステップ207)。プリント回路基板が多層構造になっていない場合には、処理は終了する。

変換部28及び多層間距離算出部29に接続されるサブ 【0109】一方、プリント回路基板が多層構造になっサーキット格納部27a、電源回路21、ドライバ回路 50 ている場合には、多層間距離算出部29は多層間の配線

が相互に平行かあるいは直交しているかを判定する(ス テップ208)。

【0110】ここで、例えば図17に示すように3層M 1~M3間の配線L21~L23が相互に平行である場 合には、多層間距離算出部29は、横方向の配線間の距 離、すなわち、配線L21から配線L22までの距離Ⅰ 1と、配線L21から配線L23までの距離I2とを算 出する(ステップ209)。

【0111】そして、多層間距離算出部29は、その距 離に応じて層間での容量サブサーキットを作成して容量 10 サブサーキットをサブサーキット格納部27aに格納す る (ステップ210)。

【0112】一方、例えば図18に示すように3層M1 ~M3間の配線L31~L33が相互に直交する場合に は、多層間距離算出部29は、縦方向の配線間の距離、 すなわち、配線L32から配線L31までの距離13 と、配線L32から配線L33までの距離14とを算出 する (ステップ211)。

【0113】そして、多層間距離算出部29は、その距 離に応じて層間での容量サブサーキットを作成して容量 20 サブサーキットをサブサーキット格納部27aに格納す る (ステップ210)。

【0114】このように、多層構造をもつプリント回路 基板においても、層間での配線の影響を考慮して回路モ デルが作成できるので、正確な電気的特性を測定でき

<実施の形態3>実施の形態3の回路モデル変換部を説 明する。図19に実施の形態3の回路モデル変換部と配 線データベースを示す。配線データベース14cは図2 0に示す3つのネットをもつプリント回路基板31d、 図21に示す2つのネットをもつプリント回路基板31 e の配線情報を格納する。

【0115】回路モデル変換部15cは基本的には実施 の形態1で説明した構成と同一であるが、ライン回路2 5 c、サブサーキット格納部27cの構成が異なる。プ リント回路基板31 dは、図20に示すように着目ネッ トN1に対して、平行であってかつ距離が α であるネッ トN2と、距離が β であるネットN3とをもつ。ライン 回路25cは前記距離が第1の所定値以下であるネット は近接ネットとは見なし、1ラインとして回路モデル化 40 を実行する。ライン回路25cは前記近接距離が第1の 所定値を越えるネットは近接ネットとは見なさず、回路 モデル化を実行しない。

【0116】また、プリント回路基板31eは、図21 に示すように着目ネットN1に対して、平行で近接した 部分lと着目ネットN1に対して直交する部分をもつ近 接ネットN2がある。

【0117】ライン回路25cは前記近接距離1が第2 の所定値を越えるネットは近接ネットと見なし、1ライ 前記距離1が第2の所定値以下であるネットは近接ネッ トとは見なさず、回路モデル化を実行しない。

【0118】このように処理することで配線パターンに 応じた正確な回路モデルが作成することができる。

<実施の形態4>次に、図22に実施の形態4の回路モ デル変換部を示す。回路モデル変換部15 d は、電源回 路21、ドライバ回路24、ライン回路25、レシーバ 回路26、サブサーキット格納部27、サブサーキット 格納部27に接続される中継ビア処理部51とを備え

る。なお、電源回路21、ドライバ回路24、ライン回 路25、レシーバ回路26、サブサーキット格納部27 は既に説明したので、ここではその説明は省略する。

【0119】前記中継ビア処理部51は多層構造のプリ ント回路基板において自己の層の配線とその隣りの他の 層の配線とを結ぶ中継ビア(スルーホール)を容量サブ サーキットに変換する。

【0120】配線データベース14dは図23に示すよ うな3層M1~M3からなる多層構造のプリント回路基 板31fの配線情報を格納している。この場合、中継ビ アを通して層間でネットが構成される場合もある。例え ば、図23に示すようにあるネットL51はM1層のネ ットaと中継ビアB1, B2からなるネットbとM3層 のネットcとからなる。

【0121】このような場合には、中継ビア処理部51 は中継ビアB1を容量サブサーキットC1に変換し、中 継ビアB2を容量サブサーキットC2に変換するので、 図24に示すような回路モデルを作成することができ

【0122】また、ライン回路25はネットaをライン 01にネットbをライン02にネットcをライン03に 変換する。多層構造のプリント回路基板に合った回路モ デルを作成するので、正確な電気特性を得ることができ

<実施の形態5>次に、図25に実施の形態5の回路モ デル変換部を示す。回路モデル変換部15 e は電源回路 21、ドライバ回路24、ライン回路25、レシーバ回 路26、サブサーキット格納部27を備える。さらに、 回路モデル変換部15eはライン回路25に接続される ネット指定部52、ライン回路25に接続されるネット 検索部53、レシーバ回路26に接続されるレシーバ指 定部54を備える。

【0123】ネット指定部52は配線情報として複数の ネットがある場合に複数ネットから回路シミュレーショ ンを実行すべきネットを指定する。ネット検索部53は 前記ネット指定部52によりネットが指定された場合に その指定されたネットに近接または直交する近接ネット /直交ネットを検索する。

【0124】レシーバ指定部54は配線情報として複数 のレシーバがある場合に複数のレシーバから回路シミュ ンとして回路モデル化を実行する。ライン回路 2 5 cは 50 レーションを実行すべきレシーバを指定する。また、前

記ネット検索部53は前記レシーバ指定部54によりレシーバが指定された場合にその指定されたレシーバに近接または直交する近接ネット/直交ネットを検索する。

【0125】配線データベース14eは図26~図29に示すプリント回路基板31g~31jの配線情報を格納している。まず、図26に示すプリント回路基板31gは、ノイズ測定ではなくて単純にドライバ32からレシーバ33までの電気的な遅延時間測定を行う場合に使用される。

【0126】前記ネット指定部52は図26に示すネッ 10トN1~N3の内、ユーザが遅延時間を知りたいネットを指定し、ライン回路25は指定されるネットのみを回路モデル化して回路シミュレーションを行う。

【0127】これによって、短時間でユーザが知りたい情報を早く提供することができる。次に、図27に示すプリント回路基板31hは、ユーザがあるネットに近接、直交するネットだけのノイズ測定を行う場合に用いられる。

【0128】ネット検索部53はネットN2に関連するネットN1,N3を近接ネットとして検索する。この場 20合にネットN4はモデル化しない。次に、図28に示すプリント回路基板31iは、ネットを指定したいがネット名が分からない場合やある特定のレシーバ回路での遅延時間を測定したい場合に利用される。レシーバ指定部54はレシーバ回路RV1を指定すると、ネットーa全体を指定することになり、ネットーa全体がモデル化される。

【0129】次に、図29に示すプリント回路基板31 jは、ネットを指定したいがネット名が分からない場合 やある特定のレシーバ回路でのノイズを測定したい場合 30 に利用される。

【0130】前記ネット検索部53はネットーaに接続される指定レシーバRV1,RV2に近接するネットーb及びネットーcを検索する。そして、ネットーb及びネットーcが自動的にモデル化され、ネットーb及びネットーcに電源が与えられて回路シミュレーションが実行される。そして、ネットーaが指定レシーバRV1,RV2に与えるノイズが測定される。

【0131】これによって、配線全体をシミュレーションするよりも配線状態や経験からノイズが大きそうな部 40分を測定することができる。

<実施の形態6>次に、回路モデル変換部の実施の形態6を説明する。図30に回路モデル変換部が変換すべきプリント回路基板を示す。図30に示すようにプリント回路基板31kは信号を入力する入力ピンP1とネット35と出力ピンP2とレシーバ33をもつ。

【0132】回路モデル変換部がこのような配線情報を回路モデルに変換すると、回路モデルは、図31に示すように電源回路21、入出力ピン(IOPIN)60、ライン回路(Line01)25、レシーバ回路(R

V) 26となる。この回路モデルを用いて回路シミュレーションが実行された場合に発振する場合がある。

【0133】このため、実施の形態6では、図32に示すように、電源回路21と入出力ピン60との間に抵抗回路61を割り当てる。これによって、信号が発振することなく確実に回路シミュレーションを行うことができる。

<実施の形態7>次に、回路モデル変換部の実施の形態7を説明する。図33に回路モデル変換部が変換すべきプリント回路基板を示す。図33に示すようにプリント回路基板311はドライバ32とレシーバ33とクランク状の部分ネットa~cからなるネットとをもつ。

【0134】回路モデル変換部がこのような配線情報を回路モデルに変換すると、回路モデルは、図34に示すようにドライバ回路24、直列に接続される3つのライン回路25a~25c(Line01)、レシーバ回路(RV)26となる。この回路モデルを用いて回路シミュレーションを実行した場合には、かなりの時間がかかる。

20 【0135】このため、実施の形態7では、回路モデル変換部は3つのライン回路25a~25cを1つの圧縮ライン回路25dに変換する。1つの圧縮ライン回路25dの長さはネットa~cの長さである。

【0136】このように同一の回路が連続する場合には同一の回路モデルを使用することで回路を簡素化する。これによって、シミュレーションした場合にあまり時間がかからなくなる。

〈実施の形態8〉次に、回路モデル変換部の実施の形態8を説明する。従来の回路シミュレーションにおいては、着目信号のインダクタンス(L)、容量(C)を生成する際に、着目信号を含む断面において電磁界解析を行うため、計算時間がかなりかかる。

【0137】そこで、前記計算時間を短縮するために、実施の形態8はルックアップテーブルに格納された電気的パラメータを読み出し、回路モデルを自動的に生成する。図36に本発明の実施の形態8に従った回路シミュレーションモデル抽出装置を示す。図36において、回路モデル変換部15fにはパラメータデータベース61が接続される。

(0 【0138】パラメータデータベース61は前記配線データベース14に記憶された配線情報に対応するインダクタンス(L)、容量(C)などの電気的なパラメータを記憶する。パラメータデータベース61は、前記電気的なパラメータを格納するルックアップテーブル62を備える。

【0139】前記回路モデル変換部15fは、ルックアップテーブル62に格納された電気的なパラメータを読み出して電気的なパラメータを各回路モデルに付加する。ここで、電気的なパラメータを回路モデルに付加する一例を説明する。プリント回路基板は、図37に示す

ように、3層M1-M3からなる多層プリント回路基板 63である。中間層M2に配線長1.5cmをもつ配線 64が配置されている。

【0140】また、前記ルックアップテーブル62は、 図38に示すように、各層毎に、抵抗R、インダクタン スL、容量Cの各々のパラメータを格納する。図37に 示す例では、中間層M2に配線64が配置されるので、 回路モデル変換部15fは、前記ルックアップテーブル 62内のM2層のパラメータを読み出す。読み出された パラメータにおいては、抵抗Rが8オーム/cmであり、 インダクタンスLが7nH/cmであり、容量Cが80fF/ cmである。

【0141】このため、実際の配線は1.5cmであるの で、抵抗Rが1. 5×8オーム/cmであり、インダクタ ンスLが1.5×7nH/cmであり、容量Cが1.5×8 OfF/cmである。

【0142】このように、回路モデル変換部15fは、 各回路モデルに必要な前記数値をサブサーキットのパラ メータとして読み出し、回路シミュレーション部17は 前記パラメータを用いて回路シミュレーションを行う。 従って、正確な回路シミュレーションが行え、また、計 算時間が大幅に低減できる。

【0143】また、ルックアップテーブルが用いられる ので、回路の形状に関係することなく、安定した回路シ ミュレーション精度を得ることができる。

<実施の形態9>次に、回路モデル変換部の実施の形態 9 を説明する。従来の回路シミュレーションにおいて、 多層プリント回路基板に中継ビアがある場合には、電磁 界解析を行うことは困難であった。

【0144】例えば、図39に示すようなプリント回路 30 基板71に内に複数の配線が存在し、シミュレーション 部がある着目配線βに関するノイズを測定する場合に、 回路モデル変換部は着目配線 β にノイズの影響を及ぼす 可能性のある配線A、B、C、Dと、着目配線βとの全 ての回路モデルを作成する。

【0145】そして、配線A、B、C、Dの各々に電源 が接続され、配線βのレシーバにおける電圧変化が測定 される。しかし、回路シミュレーションの処理において は、回路モデル化された配線の本数の自乗に比例して時 間がかかる。また、回路シミュレーションを実行した結 40 果の精度は悪かった。

【0146】そこで、実施の形態9は、前記課題を解決 した。図40に実施の形態9に従った回路シミュレーシ ョンモデル抽出装置を示す。図40において、配線デー タベース14gは、配線情報として、図39に示すプリ ント回路基板71の1つの着目ネットeta(着目配線eta) と4つの影響ネットA、B、C、Dとを格納する。前記 1つの着目ネット β は4つの影響ネットA、B、C、Dに近接、直交の少なくとも一方の状態にある。

【0147】前記回路モデル変換部15gは、前記4つ 50 【0155】次に、前記回路モデル変換部15gは、プ

の影響ネットA、B、C、Dの各々の影響ネット毎に前 記1つの着目ネットβと前記各々の影響ネットA、B、 C、Dとの間の個別回路モデルを作成する。

【0148】前記シミュレーション部17gは、各々の 影響ネット毎に前記回路モデル変換部15gにより作成 された個別回路モデルにより前記回路シミュレーション を実行する。前記シミュレーション部17gは、個別ク ロストークノイズを測定し前記各々の影響ネット毎に測 定された個別クロストークノイズを合計することにより 前記1つの着目ネット β が前記影響ネットA、B、C、 Dから受けるクロストークノイズを算出するノイズ算出 部72を備える。

【0149】次に、このように構成された実施の形態9 の動作を説明する。まず、前記回路モデル変換部15g は、図39に示すプリント回路基板71の配線情報から 図41に示す着目ネットβと影響ネットAとを読み出 し、1つの着目ネットβと前記影響ネットAとの間の個 別回路モデルを作成する。

【0150】この例では、図9に示した例と同様に、近 接したネットをもつ配線情報を変換した個別回路モデル MD1が作成される。すなわち、配線長L91の近接ネ ットが1ラインサブサーキットに変換され、近接ネット を除く残りのネットが2ラインサブサーキットに変換さ れる。また、図9に示すように、電源サブサーキット、 ドライバサブサーキット、レシーバサブサーキットを追 加することにより前記個別回路モデルMD1が作成され

【0151】さらに、前記シミュレーション部17g は、作成された個別回路モデルMD1により前記回路シ ミュレーションを実行し、ノイズ算出部72は着目ネッ トβに接続されるレシーバXにおける個別クロストーク ノイズNS1を測定する。

【0152】次に、前記回路モデル変換部15gは、プ リント回路基板 7 1 の配線情報から図 4 2 に示す着目ネ ットβと影響ネットBとを読み出し、1つの着目ネット βと前記影響ネットBとの間の個別回路モデルMD2を 作成する。

【0153】すなわち、図41に示す例と同様に、配線 長L92、L93の近接ネットが1ラインサブサーキッ トに変換され、近接ネットを除く残りのネットが2ライ ンサブサーキットに変換される。また、電源サブサーキ ット、ドライバサブサーキット、レシーバサブサーキッ トを追加することにより前記個別回路モデルMD2が作 成される。

【0154】さらに、前記シミュレーション部17g は、作成された個別回路モデルMD2により前記回路シ ミュレーションを実行し、ノイズ算出部72は着目ネッ トβに接続されるレシーバXにおける個別クロストーク ノイズNS2を測定する。

リント回路基板 7 1 の配線情報から図43に示す着目ネットβと影響ネットCとを読み出し、1 つの着目ネットβと前記影響ネットCとの間の個別回路モデルMD3を作成する。

【0156】すなわち、図11に示す例と同様に、直交ネットCR1が容量サブサーキットに変換され、直交ネットを除く残りのネットが2ラインサブサーキットに変換される。また、電源サブサーキット、ドライバサブサーキット、レシーバサブサーキットを追加することにより前記個別回路モデルMD3が作成される。

【0157】さらに、前記シミュレーション部17gは、作成された個別回路モデルMD3により前記回路シミュレーションを実行し、ノイズ算出部72は着目ネット β に接続されるレシーバXにおける個別クロストークノイズNS3を測定する。

【0158】最後に、前記回路モデル変換部15gは、 プリント回路基板71の配線情報から図44に示す着目 ネットβと影響ネットDとを読み出し、1つの着目ネットβと前記影響ネットDとの間の個別回路モデルMD4 を作成する。

【0159】すなわち、図42に示す例と同様に、配線 長L94、L95の近接ネットが1ラインサブサーキットに変換され、近接ネットを除く残りのネットが2ラインサブサーキットに変換される。また、電源サブサーキット、ドライバサブサーキット、レシーバサブサーキットを追加することにより前記個別回路モデルMD4が作成される。

【0160】さらに、前記シミュレーション部17g は、作成された個別回路モデルMD4により前記回路シ ミュレーションを実行し、ノイズ算出部72は着目ネッ 30 ト β に接続されるレシーバXにおける個別クロストーク ノイズNS4を測定する。

【0161】そして、前記ノイズ算出部72は、測定された個別クロストークノイズNS1、NS2、NS3、NS4を合計することにより総クロストークノイズを得る。得られた総クロストークノイズは、従来の方法により得られたクロストークノイズにほぼ等しい。

【0162】このように、各影響ネット毎に測定された 着目ネットのノイズが合成されるので、正確なノイズを 測定することができる。また、各影響ネット毎に回路シ 40ミュレーションが実行されるので、処理時間が短縮できる。なお、本発明は上述した実施の形態に限定されるものではない。例えば、前記回路モデル変換部は前記ドライバ回路、レシーバ回路の種類を判定し、電源の電圧を 調整するようにしてもよい。このようにすれば、ドライバ回路、レシーバ回路を適切に動作させることができ、これらを破壊することもなくなる。

【0163】また、回路モデル変換部はプリント回路基板の入出力ピンと終端抵抗との位置関係によって電源の電圧を調整するようにしてもよい。入出力ピンと終端抵 50

抗が近接して配置されている場合であって電源電圧が高い場合には信号の発振を発生する場合もある。このような場合には電源電圧を比較的低く設定することで信号の 発振を防止することもできる。

[0164]

【発明の効果】本発明によれば、抽出ステップは、記憶された論理情報と配線情報の中から回路シミュレーションを実行すべき論理情報とこの論理情報に対応する前記配線情報とを抽出する。

10 【0165】そして、回路モデル変換ステップは、抽出された論理情報と配線情報とを回路シミュレーションを実行するために適した回路モデルに変換し、さらに、シミュレーションステップは、変換された回路モデルにより回路シミュレーションを実行し抽出された論理情報及び配線情報に対応する複数の部品間での電気的な特性を把握する。

【0166】すなわち、回路モデルが自動的に作成されるので、作成工数を低減でき、かつ作成ミスを低減することができる。また、配線情報が回路モデルに変換される際に、電源回路により電源サブサーキットが作成され、ドライバ回路によりドライバがドライバサブサーキットに変換され、ライン回路によりネットがラインサブサーキットに変換され、レシーバ回路によりレシーバがレシーバサブサーキットに変換される。

【0167】従って、電源からの信号によって回路シミューレーションを実行することでドライバとレーシバ間の電気的な特性が測定できる。また、ラインステップは、抽出された複数のネットの一部分が互いに近接する場合にはその複数のネットの一部分を1つのラインに変換する。また、ラインステップは、抽出された複数のネットの一部分が互いに直交する場合に複数のネットの一部分をキャパシタに変換する。すなわち、実際の配線に合った回路モデルが作成されることから、正確な電気的な特性が測定できる。

【0168】さらに、前記配線情報に基づき各ネット毎に配線情報がサブサーキットに変換でき、配線情報に基づき各ネット毎に近接ネットを検索できる。回路モデル変換により、前記配線情報に基づき各ネット毎に直交ネットが検索でき、さらに、複数のネットから回路シミュレーションを実行すべきネットが指定できる。

【0169】さらに、前記ネットが指定された場合にその指定されたネットに近接する近接ネットが検索でき、前記ネットが指定された場合にその指定されたネットに直交する直交ネットが検索できる。

【0170】また、複数レシーバから回路シミュレーションを実行すべきレシーバが指定でき、その指定レシーバに近接する近接ネットが検索できる。さらに、その指定レシーバに直交する直交ネットを検索することもできる。

【0171】さらに、斜め配線は所定の角度を基準とし

て横方向の配線または縦方向の配線に変換されるので、 配線が回路モデル化できる。また、ネット相互間の距離 が所定距離を越える場合には回路モデル変換を実行し、 近接部分が所定長以下である場合には前記回路モデル変 換を行わないので、実際の配線を考慮した電気的特性が 得られる。

【0172】さらに、多層間の距離が算出されその距離に応じて容量サブサーキットが作成され、中継ビアは容量サブサーキットに変換されるので、実際の配線を考慮した電気的特性が得られる。

【0173】直前の回路が現回路と同一である場合にはこれら2つの回路は圧縮されるので、回路モデルを簡単化できる。入力するピンがネットを通してレシーバに接続される場合には、抵抗回路は、電源サブサーキットとピンサブサーキットとの間に抵抗サブサーキットを割り当てるので、信号による発振が防止できる。

【 0 1 7 4】また、作成されたルックアップテーブルから前記回路シミュレーションを実行すべきプリント回路基板の配線情報に対応する電気的パラメータが読み出され、前記電気的パラメータが前記配線情報に付加される 20 ので、正確な回路シミュレーションが行える。

【0175】また、前記1以上の影響ネットの各々の影響ネット毎に前記1つの着目ネットと前記各々の影響ネット毎に前記1つの着目ネットと前記各々の影響ネットとの間の個別回路モデルが作成される。そして、各々の影響ネット毎に前記回路モデル変換ステップにより作成された個別回路モデルにより前記回路シミュレーションが実行されて、個別クロストークノイズが測定される。さらに、前記各々の影響ネット毎に測定された個別クロストークノイズが合計されることにより前記1つの着目ネットが前記1以上の影響ネットから受けるクロス 30トークノイズが算出されるので、正確なノイズが測定できる。

【図面の簡単な説明】

【図1】本発明の回路シミュレーションモデル抽出装置 を示す図

【図2】本発明の回路シミュレーションモデル抽出方法 を示す図

【図3】本発明の実施の形態1に従った回路シミュレーションモデル抽出装置を示す図

【図4】実施の形態1に従った回路シミュレーションモ 40 デル抽出方法を示すフローチャート

【図5】回路モデル変換部及び配線データベースの構成 ブロック図

【図6】単純な配線情報のプリント回路基板を示す図

【図7】前記単純な配線情報を変換した回路モデルを示す図

【図8】近接したネットをもつ配線情報のプリント回路 基板を示す図

【図9】近接したネットをもつ配線情報を変換した回路 モデルを示す図 【図10】直交したネットをもつ配線情報のプリント回路基板を示す図

32

【図11】直交したネットをもつ配線情報を変換した回路モデルを示す図

【図12】回路モデル変換部の動作を示すフローチャート

【図13】実施の形態2の回路モデル変換部を示す構成 ブロック図

【図14】実施の形態2の回路モデル変換部の動作を示 10 すフローチャート

【図15】斜め配線が45度以下である場合の回路モデル変換を示す図

【図16】斜め配線が45度を越える場合の回路モデル 変換を示す図

【図17】多層間での平行配線を示す図

【図18】多層間での直交配線を示す図

【図19】実施の形態3の回路モデル変換部と配線データベースを示す図

【図20】近接ネットの例1を示す図

0 【図21】近接ネットの例2を示す図

【図22】実施の形態4の回路モデル変換部を示す図

【図23】実施の形態4の中継ビアを示す図

【図24】実施の形態4の中継ビアを変換した回路モデルを示す図

【図25】実施の形態5の回路モデル変換部を示す図

【図26】実施の形態5のプリント回路基板の例1を示す図

【図27】実施の形態5のプリント回路基板の例2を示す図

30 【図28】実施の形態5のプリント回路基板の例3を示す図

【図29】実施の形態5のプリント回路基板の例4を示す図

【図30】実施の形態6の回路モデル変換部が変換すべきプリント回路基板を示す図

【図31】抵抗回路を含まない回路モデルを示す図

【図32】抵抗回路を含む回路モデルを示す図

【図33】実施の形態7の回路モデル変換部が変換すべきプリント回路基板を示す図

7 【図34】複数の同一のライン回路を含む回路モデルを 示す図

【図35】圧縮ライン回路を含む回路モデルを示す図

【図36】本発明の実施の形態8に従った回路シミュレ ーションモデル抽出装置を示す図

【図37】実施の形態8の多層プリント回路基板を示す 図

【図38】ルックアップテーブル内の各層のパラメータ を示す図

【図39】クロストークノイズを測定するための例を示 50 す図

【図40】実施の形態9に従った回路シミュレーション モデル抽出装置を示す図

【図41】着目ネットが影響ネットAから受ける個別クロストークノイズを説明する図

【図42】着目ネットが影響ネットBから受ける個別クロストークノイズを説明する図

【図43】着目ネットが影響ネットCから受ける個別クロストークノイズを説明する図

【図44】着目ネットが影響ネットDから受ける個別クロストークノイズを説明する図

【符号の説明】

11・・論理情報データベース

12・・配線情報パターンデータベース・

13・・抽出部

14・・配線データベース

15・・回路モデル変換部

16・・回路モデルデータベース

17・・回路シミュレーション部

18・・回路シミュレーションファイル

21・・電源回路

24・・ドライバ回路

25・・ライン回路

26・・レシーバ回路

27・・サブサーキット格納部

34

28・・方向変換部

29・・多層間距離算出部

31・・プリント回路基板

32, 33 · · LSI

34・・ドライバ

35・・ネット

36・・レシーバ

10 41・・電源サーキット

44・・ドライバサブサーキットDR

45・・ラインサブサーキット

46・・レシーバサブサーキットRV

52・・ネット指定部

53・・ネット検索部

54・・レシーバ指定部

61・・パラメータデータベース

62・・ルックアップテーブル

63・・プリント基板

20 64・・配線

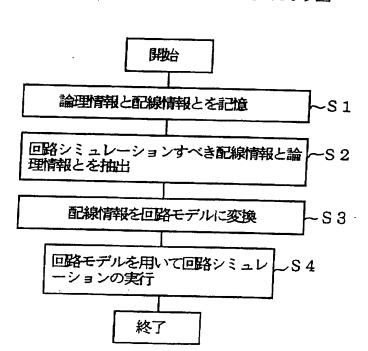
72・・ノイズ算出部

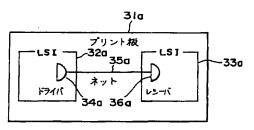
【図2】

【図 6】

単純な配線情報のプリント回路基板を示す図

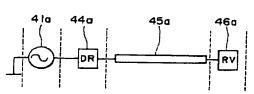
本発明の回路シミュレーションモデル抽出方法を示す図



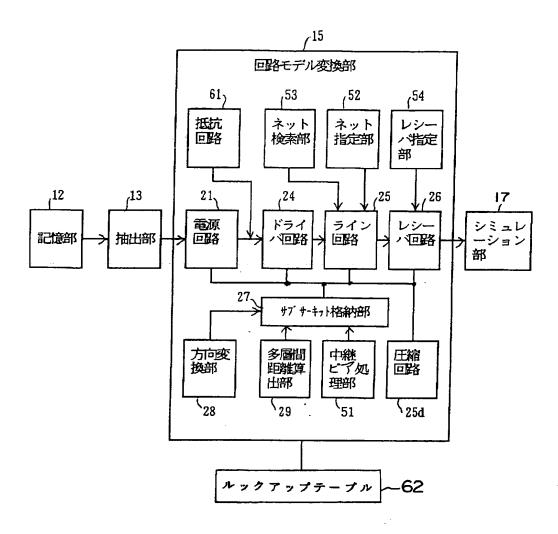


【図7】

前記単純な配線情報を変換した回路モデルを示す図

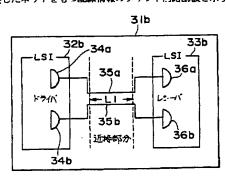


【図1】 本発明の回路シミュレーションモデル抽出装置を示す図



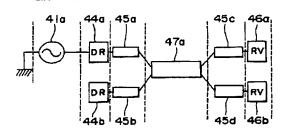
[図8]

近接したネットをもつ配線情報のブリント回路基板を示す図



【図9】

近接したネットをもつ配線情報を変換した回路モデルを示す関

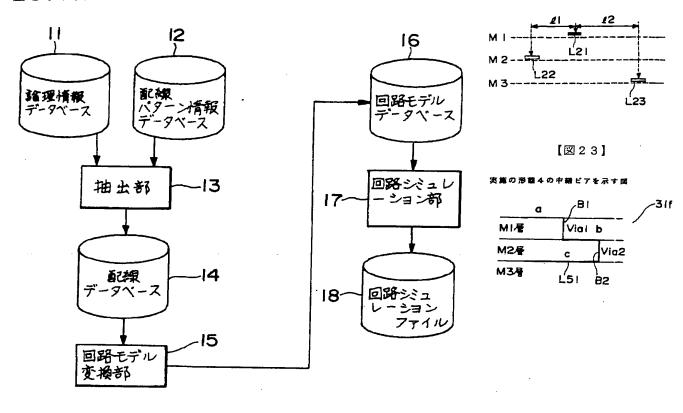


[図3]

【図17】

本発明の実施の形態1に従った回路シミュレーションモデル抽出装置を示す図

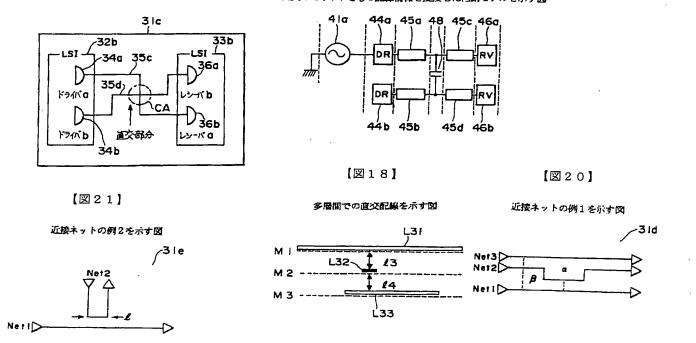
多層間での平行配線を示す図



【図10】

【図11】

直交したネットをもつ配線情報のプリント回路基板を示す図 直交したネットをもつ配線情報を変換した回路モデルを示す図



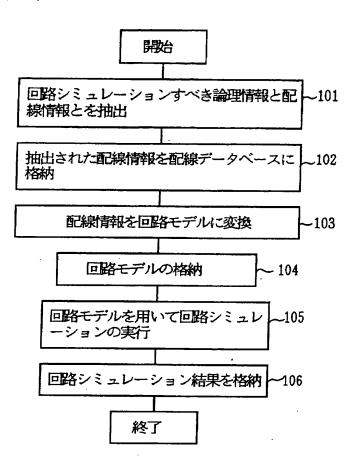
【図4】

【図31】

IOPIN

電源

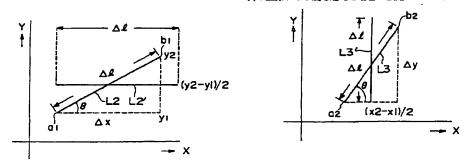
実施の形態1に従った回路シミュレーションモデル抽出方法を示す ― ト 抵抗回路を含まない回路モデルを示す図フローチャート



【図15】

【図16】

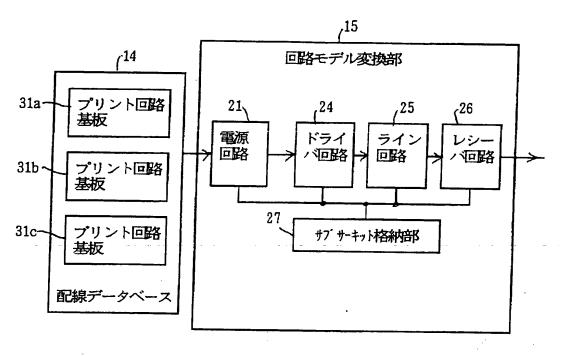
斜め配線が45度以下である場合の回路モデル変換を示す図 斜め配線が45度を越える場合の回路モデル変換を示す図



【図32】

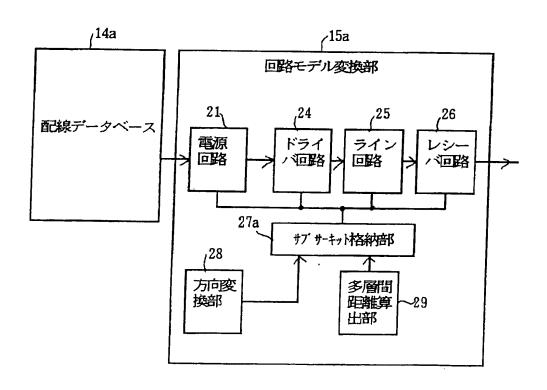


【図5】 回路モデル変換部及び配線データベースの構成プロック図



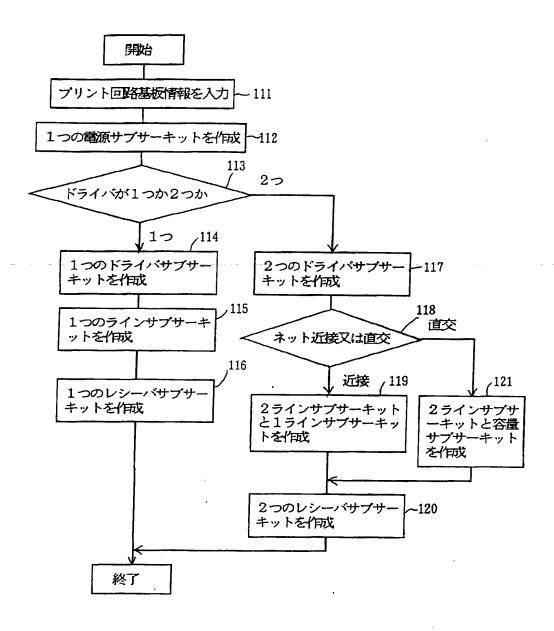
【図13】

実施の形態2の回路モデル変換部を示す構成プロック図



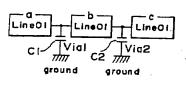
【図12】

回路モデル変換部の動作を示すフローチャート



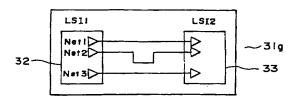
【図24】

奥維の形態 4 の中継ピアを変換した同路モデルを示す国



【図26】

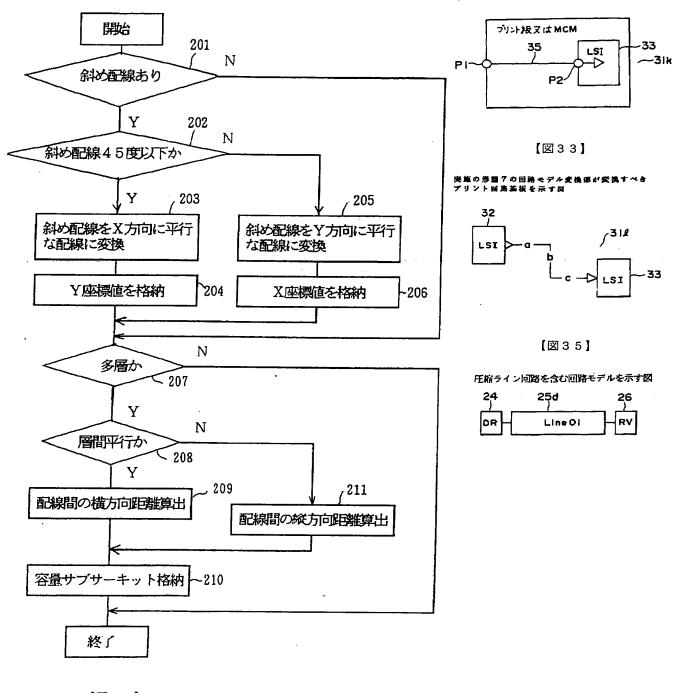
遅減の形態 5 のプリント 同路基板の例 1 を示す図



[図14]

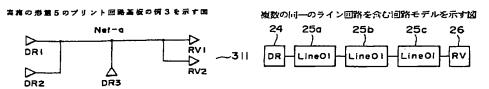
【図30】

実施の形態 2 の回路モデル変換部の動作を示すフローチャート 実施の形面6の間島モデル変換部が変換すべき ブリント回路基板を示す図



【図28】

【図34】

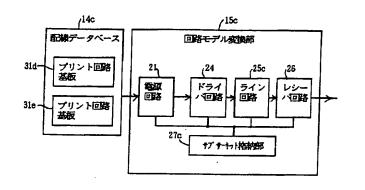


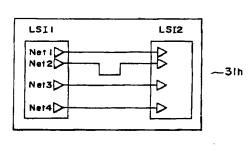
【図19】

【図27】

実施の澎瀾3の回路モデル変換部と記載データベースを示す回

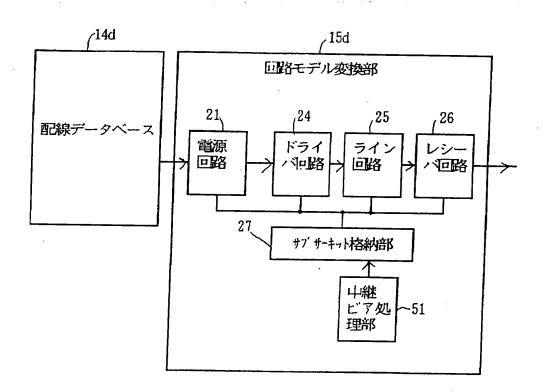
実施の形態 5 のプリント间路基板の例2を示す図





【図22】

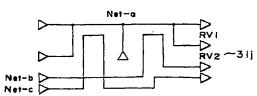
実施の形態4の回路モデル変換部を示す図



【図29】

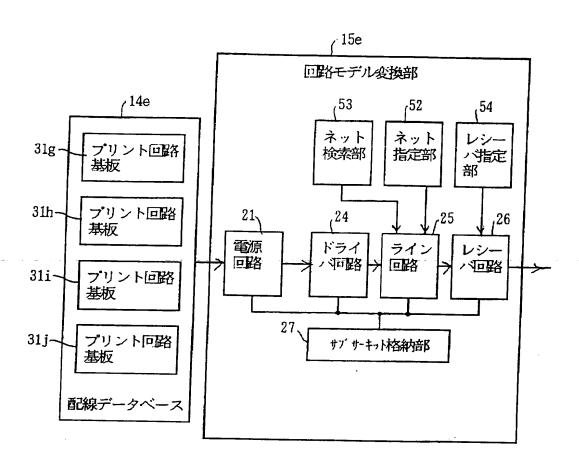
【図38】

実施の形態5のプリント回路基板の倒4を示す数



		•	/62
層	抵抗 R (Ω/αn)	インダクケンス L (afl/cm)	容量 C(fF/cm)
M 1	2	5	100
XI.	87		
МS	8	4	500

【図25】 実施の形態5の回路モデル変換部を示す図



【図37】

「図39】

「図39】

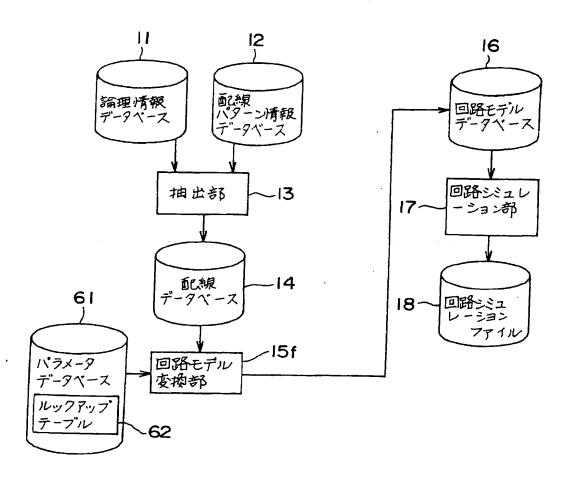
「図39】

グロストークノイズを製立するための例を示す例

「ABM M2層 M2層 M2層 M3層

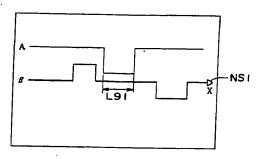
[図36]

本発明の実施の形態8に従った同路シミュレーションモデル抽出 装置を示す図



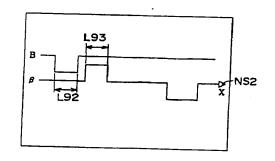
【図41】

者日ネットが影響ネットAから受ける個別クロストークノイズを 戯明する図



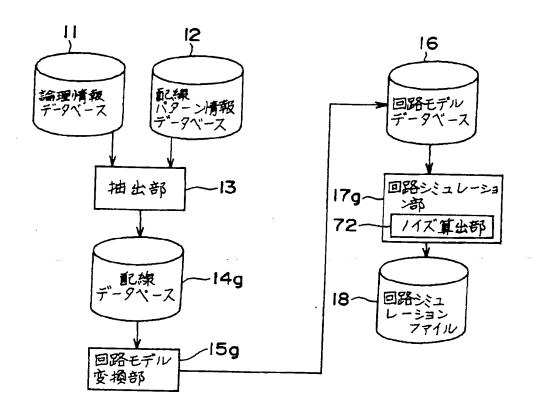
【図42】

谷日ネットが影響ネットBから受ける値別クロストークノイズを 展現する図



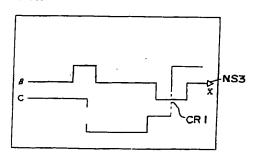
【図40】

実施の形態9に従った回路シミュレーションモデル抽出装置を示す図



【図43】

着日ネットが影響ネットでから受ける個別クロストークノイズを 製明する図



【図44】

脊目ネットが影響ネットDから受ける保闭クロストータノイズを 乾明するbot

